

DIALOG(R) File 351:Derwent WPI  
(c) 2002 Derwent Info Ltd. All rts. reserv.

013285073

WPI Acc No: 2000-457008/ 200040

XRPX Acc No: N00-341032

Electronic component mounting for electronic circuit board, involves processing electrode side surface of substrate by plasma treatment prior to flux coating and soldering electrode of component to substrate

Patent Assignee: MATSUSHITA DENKI SANGYO KK (MATU )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2000164631	A	20000616	JP 98337177	A	19981127	200040 B

Priority Applications (No Type Date): JP 98337177 A 19981127

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 2000164631	A		5	H01L-021/60	

Abstract (Basic): JP 2000164631 A

Abstract (Basic):

NOVELTY - The electrode side surface of the substrate (1) is subjected to a plasma treatment or an ozone cleaning process. A flux (9) is coated on the processed surface. The electrode (2) is soldered to the substrate (1) by heating process.

USE - For circuit boards.

ADVANTAGE - Enables performing uniform coating flux and thereby prevents faults due to uneven flux coating with surface.

DESCRIPTION OF DRAWING(S) - The figure shows various process involved in electronic component mounting method.

Substrate (1)

Electrode (2)

Flux (9)

pp; 5 DwgNo 1/2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-164631

(P2000-164631A)

(43) 公開日 平成12年6月16日 (2000.6.16)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 21/60

識別記号

3 1 1

F I

H 0 1 L 21/60

テーマコード(参考)

3 1 1 S 5 F 0 4 4

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平10-337177

(22) 出願日 平成10年11月27日 (1998. 11. 27)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 石川 隆稔

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

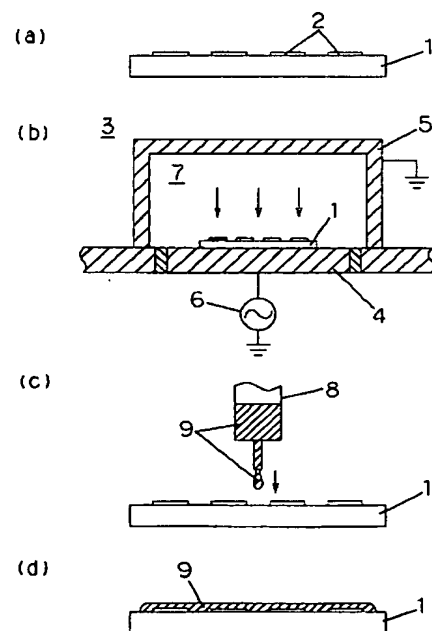
Fターム(参考) 5F044 KK11 LL01 LL04 QQ01

(54) 【発明の名称】 バンプ付電子部品の実装方法

(57) 【要約】

【課題】 フラックスを均一に塗布して不具合を減少させることができるバンプ付電子部品実装方法を提供することを目的とする。

【解決手段】 基板1の電極2に半田バンプが形成された電子部品を半田接合により実装するバンプ付電子部品の実装方法において、基板1へのフラックス塗布に先だって、表面をプラズマ処理により表面活性化処理する。表面活性化処理された基板表面にフラックスを塗布して電子部品を搭載し、その後リフローにより電子部品を基板1の電極2に半田接合する。これにより、基板表面のフラックスに対する濡れ性を向上させ、均一なフラックス塗膜を形成して、塗膜の不均一さに起因する接合不具合を減少させることができる。



1 基板 3 プラズマ処理装置  
2 電極 9 フラックス

【特許請求の範囲】

【請求項1】基板の電極に半田バンプが形成された電子部品を半田接合により実装するバンプ付電子部品の実装方法であって、前記基板の電極側表面を表面活性化処理する工程と、この表面活性化処理された基板表面にフラックスを塗布する工程と、フラックスが塗布された基板上に前記電子部品を搭載する工程と、この電子部品が搭載された基板を加熱することにより電子部品を基板の電極に半田接合する工程とを含むことを特徴とするバンプ付電子部品の実装方法。

【請求項2】前記表面活性化処理は、プラズマ処理またはオゾン洗浄処理であることを特徴とする請求項1記載のバンプ付電子部品の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半田バンプが形成された電子部品を基板に実装するバンプ付電子部品の実装方法に関するものである。

【0002】

【従来の技術】電子部品の実装方法として、フリップチップなどのように電子部品に半田の突出電極である半田バンプを形成し、この半田バンプを基板の電極に半田接合する方法が知られている。この半田バンプ付の電子部品の実装に際しては、搭載時に電子部品を仮固定する目的および半田接合性を確保する目的で、電極上にフラックスを塗布することが行われる。従来半田接合後には洗浄により腐食性のフラックス残渣を除去することが一般に行われていたが、近年この洗浄工程を必要としない無洗浄用フラックスが用いられるようになってきている。この無洗浄用フラックスは、ロジンなどの活性作用を有する固形成分をアルコール系の揮発性溶剤に含有させたものであり、固形成分の量を極力少なく抑えることにより、半田接合後の洗浄を不要にすることを可能にしている。

【0003】

【発明が解決しようとする課題】ところが、アルコール系の揮発性溶剤は基板表面での濡れ性が低く、基板表面上において均一に広がりにくいという特性を有している。このため上述の無洗浄用フラックスを基板に塗布した際には、部分的にフラックスが殆ど存在しない部分や、反対にフラックスが凝集して塗膜が過大になる部分など、塗布状態にばらつきが発生する。このため、加熱により半田接合を行うリフロー過程において、半田バンプが電極と正常に接合されない接合不良や、過大な塗膜内の気泡がリフロー時に突沸することにより生じる電子部品の位置ずれなど、フラックス塗膜の不均一に起因する不具合が発生するという問題点があった。このような問題は、固形成分を含まないフラックスにおいても同様に生じる。

【0004】そこで本発明は、フラックスを均一に塗布して不具合を減少させることができるバンプ付電子部品

の実装方法を提供することを目的とする。

【0005】

【課題を解決するための手段】請求項1記載のバンプ付電子部品の実装方法は、基板の電極に半田バンプが形成された電子部品を半田接合により実装するバンプ付電子部品の実装方法であって、前記基板の電極側表面を表面活性化処理する工程と、この表面活性化処理された基板表面にフラックスを塗布する工程と、フラックスが塗布された基板上に前記電子部品を搭載する工程と、この電子部品が搭載された基板を加熱することにより電子部品を基板の電極に半田接合する工程とを含む。

【0006】請求項2記載のバンプ付電子部品の実装方法は、請求項1記載のバンプ付電子部品実装方法であって、前記表面活性化処理は、プラズマ処理またはオゾン洗浄処理である。

【0007】本発明によれば、フラックス塗布に先立って基板の電極側表面を表面活性化処理することにより、基板表面のフラックスに対する濡れ性を向上させ、均一なフラックス塗膜を形成することができる。

【0008】

【発明の実施の形態】次に本発明の実施の形態を図面を参照して説明する。図1(a), (b), (c), (d)、図2(a), (b), (c), (d)は本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図である。図1(a), (b), (c), (d)、図2(a), (b), (c), (d)は実装方法を工程順に示すものである。

【0009】図1(a)において、エポキシ樹脂系の基板1上には電極2が形成されている。電極2は銅などの良導体の金属上にメッキにより金膜を形成したものである。基板1の電極2以外の部分は、電気的絶縁、回路保護、半田付着防止のためにドライフィルムまたはソルダレジスト等と呼ばれる樹脂製の膜で覆われている。使用される樹脂としては、アクリル系や、エポキシ系の樹脂が用いられる。この樹脂製の膜は、フラックスに対する濡れ性が劣化している。したがってこの基板1は、表面活性化処理を目的としてプラズマ処理工程に送られる。

【0010】図1(b)に示すように、基板1はプラズマ処理装置3の電極4上に載置される。蓋部材5と電極4によって閉囲される処理室7内を真空排気した後に酸素ガスなどのプラズマ発生用ガスを導入し、次いで電極4に高周波電源部6により高周波電圧を印加することにより、処理室7内にはプラズマが発生する。このプラズマにより発生したイオンや電子により基板1の表面は活性化処理される。この活性化処理は後述するように基板1表面の樹脂製の膜に対するフラックスの濡れ性を向上させることを目的として行われるものである。

【0011】次に、図1(c)に示すように基板1の表面にはフラックスが塗布される。ディスペンサ8によ

て液状のフラックス9を基板1上に滴下させる。ここで用いられるフラックス9は、アルコール系の揮発性溶剤にロジンなどの活性作用を有する固形成分を含有させたものであり、半田接合後の洗浄工程の省略を目的として固形成分の含有量を極力少なくしている。このような性状のフラックスは一般に薄く均一な塗膜を形成することが困難であるが、前述のように基板1の表面はあらかじめ表面活性化処理が行われて濡れ性が改善されているため、図1(d)に示すように基板1の表面に膜厚10～30 $\mu$ m程度の薄い均一なフラックス9の塗膜を形成することができる。

【0012】次に基板1にはバンパ付の電子部品10が搭載される。図2(a)に示すように、半田バンパ12が形成された電子部品10は吸着ツール11によって保持され、半田バンパ12を電極2に位置合わせして電子部品10を下降させることにより、基板1上に搭載される。これにより、図2(b)に示すように半田バンパ12はフラックス9の粘着力によって保持され、電子部品10は基板1に仮固定される。このとき、基板1表面にはフラックス9の塗膜が均一に形成されているため、ばらつきなく良好な仮固定が行われる。

【0013】この後基板1はリフロー工程に送られ、図2(c)に示すようにここで加熱されることにより半田バンパ12は溶融し電極2に半田接合される。このとき、フラックス9中の固形成分の活性作用により半田バンパ12表面の酸化膜が除去され、良好な半田接合が行われる。これにより図2(d)に示すように電子部品10は基板1に半田接合によって実装される。このリフロ

ー過程において、フラックス9中の揮発性分は蒸発し、半田接合後には固形成分9aのみが残留する。この固形成分はフラックス9中の含有量を極力抑えているためわずかな量であり、したがって半田接合後の洗浄を省略することができる。

【0014】次に、フラックス塗布に先立って行われる表面活性化処理の効果について、実験結果に即して説明する。この実験は、0.2mmピッチで900個のPb-Sn共晶半田のバンパが設けられた電子部品を対象として行われたものであり、接合対象は表面にフラッシュメッキによって金膜が形成された電極を有する基板を用いている。電極以外の基板の表面は、エポキシ樹脂系のドライフィルムで覆われたものを使用した。フラックス塗布前の活性化処理としては、前述のプラズマ処理を行っている。プラズマ処理条件としては、酸素ガスをプラズマ発生用ガスとし、10paの圧力下で500Wの高周波電源出力により10秒間の処理を行っている。この後、実施例中に示すフラックス9と同様のものを塗布したのちに前述の電子部品を搭載した後に、基板をホットプレート上に置き200℃にて3分間の加熱を行っている。

【0015】(表1)は、上記実験によって、フラックスの塗布量を変化させながら半田接合後の接合率(正常に接合されたピンの百分率)を、プラズマ処理を行ったものと未処理のものについて比較したものである。

【0016】

【表1】

塗布量VS接合率

塗布量(mm <sup>3</sup> )	未処理		プラズマ処理	
	NG(ピン)	接合率(%)	NG(ピン)	接合率(%)
0.4	81	91.00	2	99.78
0.6	48	94.67	0	100.00
0.8	28	96.89	0	100.00
1	0	100.00	0	100.00
1.2	0	100.00	0	100.00
1.5	42	95.33	0	100.00
1.7	300	86.67	0	100.00
2			7	99.22
3			6	99.33

【0017】(表1)に示す実験結果から判るように、プラズマ処理を行わない基板では、特定のフラックス塗布量を塗布した場合のみに良好な接合率が得られ、それ以外では不良ピンが多数発生しているのに対し、プラズマ処理を行った場合には、ほぼ全てのフラックス塗布量範囲について良好な接合率が得られている。アクリル系のソルダーレジストを用いた基板についても同様な実験

を行い、(表1)とほぼ同様な結果を得た。

【0018】(表2)はこの実験と併せて行われた、プラズマ処理による濡れ性の変化を確認する実験の結果を示している。

【0019】

【表2】

## 濡れ性の変化

	純水の接触角(°)	
	未処理	プラズマ処理
ソルダーレジスト	58.6	12
ドライフィルム	67.8	11.6

【0020】この結果から判るように、プラズマ処理の有無によって、ソルダーレジストおよびドライフィルムのいずれについても純水の接触角は大幅に変化しており、すなわちプラズマ処理によって接触角は大幅に減少し濡れ性が向上していることが判る。このことから、前述の接合率の向上は、プラズマ処理によって表面が活性化され、濡れ性が向上することによるものと判断できる。すなわち、濡れ性が改善されることにより、フラックスが基板の表面に適正な塗布厚で均一に塗布される結果、部分的にフラックスが塗布されない部分が生じることによる接合不良や、塗膜が厚い部分に生じやすい気泡がリフロー時に突沸することによって生じる不具合など、正常な半田接合を阻害する要因が排除される。これにより、無洗浄を目的とした液状のフラックスを使用した場合においても、良好な半田接合性を確保することができる。

【0021】なお、表面活性化処理として本実施の形態ではプラズマ処理を行う例を示しているが、これ以外にも紫外線照射によってオゾンが発生させるオゾン洗浄を用いても良い。この方法によっても基板表面は改質され、フラックスに対する濡れ性を向上させることができる。また基板の材質として、エポキシ樹脂以外にもアクリル系やポリイミド系の樹脂、さらに酸化珪素や窒化珪素などのセラミックを使用してもよい。さらに本発明では、アルコール系のフラックスを例に説明しているが、それ以外のフラックスで基板表面に対する濡れ性が良好でないものを使用する場合にも、本発明が適用できる。

【0022】

【発明の効果】本発明によれば、フラックス塗布に先立

って基板の電極側表面を表面活性化処理するようにしたので、基板表面のフラックスに対する濡れ性を向上させ、均一なフラックス塗膜を形成することができ、したがって塗膜の不均一に起因する接合不具合を減少させることができる。

【図面の簡単な説明】

【図1】(a)本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図

(b)本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図

(c)本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図

(d)本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図

【図2】(a)本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図

(b)本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図

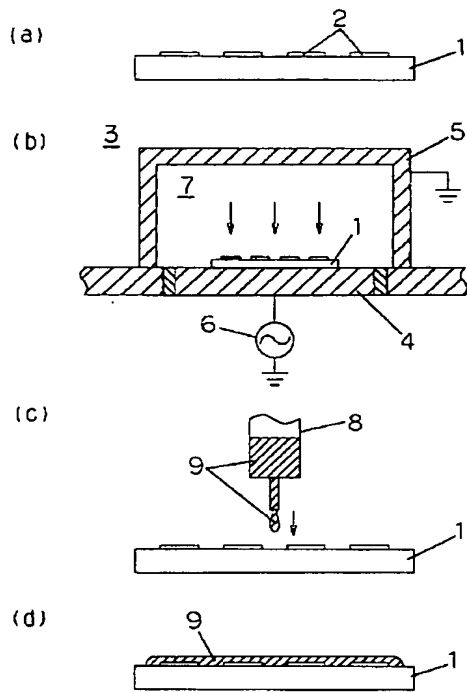
(c)本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図

(d)本発明の一実施の形態のバンプ付電子部品実装方法の工程説明図

【符号の説明】

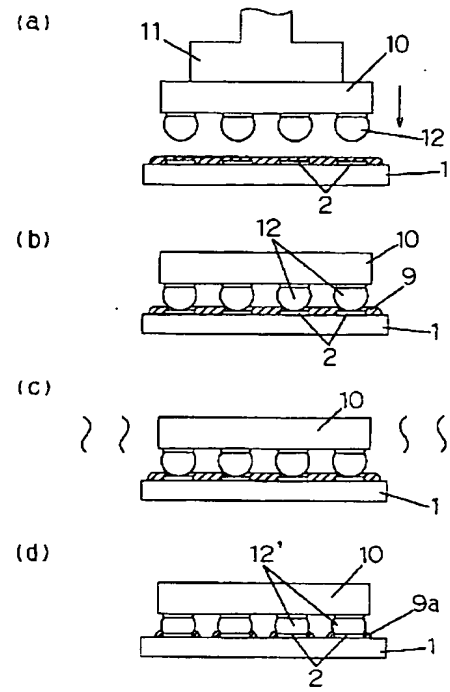
- 1 基板
- 2 電極
- 3 プラズマ処理装置
- 9 フラックス
- 10 電子部品
- 12 半田バンプ

【図1】



1 基板 3 プラズマ処理装置  
2 電極 9 フラックス

【図2】



10 電子部品  
12 半田バンプ